

# 纳米结构制备技术

卢 刚<sup>1</sup>, 陈治明<sup>1</sup>, 王建农<sup>2</sup>, 葛惟昆<sup>2</sup>

(1. 西安理工大学电子工程系, 陕西西安 710048; 2. 香港科技大学物理系, 香港九龙清水湾)

**摘 要:** 随着纳米加工技术的发展, 纳米结构器件必将成为将来的集成电路的基础. 本文介绍了几种用电子束光刻、反应离子刻蚀方法制备硅量子线、量子点和用电子束光刻、电子束蒸发以及剥离技术制备纳米金属栅的工艺方法; 用这种工艺方法在 P 型 SIMOX 硅片上成功制造的一种单电子晶体管, 在其电流电压-特性上观测到明显的库仑阻塞效应和单电子隧穿效应.

**关键词:** 纳米结构; 单电子晶体管; 库仑阻塞; 单电子隧穿

**中图分类号:** TN32 **文献标识码:** A **文章编号:** 0372-2112 (2003) 02-0301-02

## Fabrication Techniques of Nano-Structure

LU Gang<sup>1</sup>, CHEN Zhi-ming<sup>1</sup>, WANG Jian-nong<sup>2</sup>, GE Wei-kun<sup>2</sup>

(1. Department of Electrical Engineering, Xi'an University of Technology, Xi'an, Shaanxi, 710048, China;

2. Department of Physics, Hong Kong University of Science and Technology, Hong Kong, China)

**Abstract:** With the development of nano-fabrication techniques, nano-structure devices will be the basis of the next generation integrated circuits. We report process of Si quantum wire and dot based on EBL and RIE processes and process of nano-structure metal gate based on EBL, electron beam evaporation and lift-off techniques. Single electron transistors (SETs) on p-type SIMOX substrates were also fabricated based on the processes. Coulomb blockade and single electron tunneling are observed in the SETs.

**Key words:** nano-structure; single electron transistor; Coulomb blockade; single electron tunneling

## 1 引言

随着半导体集成电路的集成度不断提高, 要求集成电路元器件尺寸不断的减小, 当元器件尺寸不断的减小至纳米量级时, 由于纳米结构中的量子效应的影响会使集成电路无法正常工作, 研究电子、原子和分子在这样的纳米结构中的运动规律和特性, 科学家们发展了许多纳米结构制备技术来制备纳米结构和研究纳米结构的量子效应, 已取得令人瞩目的发展, 在纳米结构中观察到明显的库仑阻塞效应和单电子隧穿效应, 并把利用这些效应制造的单电子晶体管 (single-electron transistor, SET) 制成单电子存储单元或单电子逻辑电路<sup>[1,2]</sup>, 由于其小的尺寸, 低的功耗和高的开关速度, 将成为甚大规模集成电路 (ULSI) 的关键元件; 利用热氧化、电子束光刻 (electron beam lithography, EBL)、多晶硅栅和剥离 (lift-off) 等技术, 制成了室温多晶硅单电子存储器<sup>[2]</sup>、单量子点或单库仑岛晶体管等<sup>[3,6]</sup>, 本文介绍了采用 EBL、反应离子刻蚀 (reactive ion etching, RIE) 和剥离技术, 在 SIMOX 硅片上制备的几种纳米结构.

## 2 纳米结构的制备

### 2.1 用 EBL 和 IRE 技术制备量子线

利用 EBL 和 RIE 技术制备量子线, 电子束的束斑直径可以做得很小, 其加工的精度可以满足数十纳米最小线宽的要求, 它是通过电子束曝光和显影光刻胶的方法来实现纳米结构图形, 再用刻蚀技术实现纳米结构. 用 EBL 和 IRE 在 SIMOX 硅片上制备硅量子线, 主要有以下几个方面影响光刻的精度: (1) 光刻胶, 本文电子束光刻胶选用负性胶 PMMA; (2) 甩胶的厚度, 胶的厚度主要由胶的浓度和甩胶的转速决定; 对不同的厚度的光刻胶, 制备的线条宽度不同, PMMA 胶越薄, 曝光的精度就越高, 但是对干法刻蚀又要求有一定的厚度才能起到掩蔽作用. (3) 电子束曝光机的精度. 本文使用的电子束曝光机的极限在 100 纳米左右, 电子束的束斑直径约为 2 纳米; 主要的工艺过程为: (a) 甩胶; (b) 前烘; (c) 曝光; (d) 显影; (e) 坚膜; (f) 反应离子刻蚀, 刻蚀机为 LAM490, 用 SF<sub>6</sub> 气体. 如图 1 所示的 SEM 图象是刻蚀的结果, 量子线的长度和宽度分别约为 835 纳米和 60 纳米.

### 2.2 用 EBL 和 RIE 制备量子点

用 EBL 和 RIE 制备量子点, 基本的工艺方法同上, PMMA 胶的厚度可根据所需刻蚀的硅层深度决定; 主要的工艺过程是用 EBL 方法刻出纳米结构图形和 RIE 刻蚀硅量子点, 如图 2 的 AFM 图像所示, 在 SIMOX 硅片上制备硅双量子点.

收稿日期: 2002-01-11; 修回日期: 2002-09-10

基金项目: 香港 RGC 的支持 (No. HKUST6086/97E); 西安理工大学基金 (No. 210201)

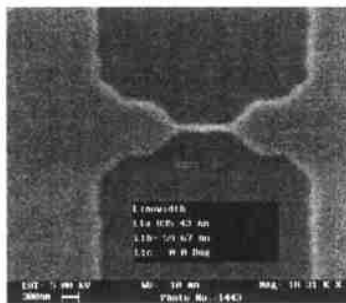


图 1 量子线的 SEM 图像

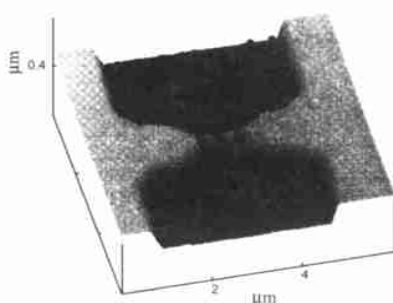


图 2 SIMOX 硅片上的硅双量子点

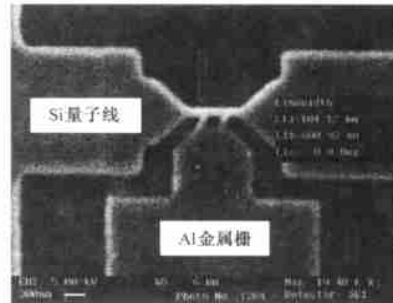


图 3 纳米结构 Al 金属栅的 SEM 图像

### 2.3 用 EBL 和剥离技术制备纳米金属栅

用 EBL 和剥离技术制备纳米金属栅,电子束光刻胶仍然采用 PMMA 光刻胶,PMMA 胶的厚度可根据所需金属栅的厚度决定;主要的工艺过程如下:电子束光刻出纳米结构图形,电子束蒸发金属膜,剥离 PMMA 胶膜上的金属膜,最后形成如图 3 所示的是在 Si 量子线上制备的叉指状的纳米结构,叉指状的栅条的宽度为 104 纳米,线条间的距离为 150 纳米。

## 3 应用

利用上述的纳米结构的制备技术,可以制备单电子晶体管.主要工艺过程为:(1)通过热氧化和腐蚀使 SIMOX 硅片表面硅层厚度减薄到 70 - 80 纳米;(2)用普通光刻工艺结合 EBL 和 RIE 方法,在二氧化硅层上面的硅薄层中刻蚀出形状如图 1 所示的硅量子线及源漏区,量子线两边连接着两维源区和漏区;(3)通过氧化和刻蚀方法减小量子线的尺寸;(4)源区和漏区被用磷离子注入掺杂后,在氮气气氛中退火;(5)生长栅极氧化,厚度约为 30 - 40 纳米,生长氧化层的同时也会减小量子线的高度和宽度,而且由于在量子线的边缘区的增强氧化,会使量子线形成量子点;最后,制备源漏栅电极。

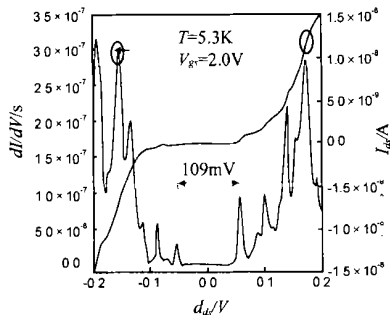


图 4 微分电导和源漏的库仑台阶与源漏电压的函数关系

器件特性如图 4 所示,从微分电导  $dI_{ds}/dV_{ds} - V_{ds}$  特性曲线上可看到明显的微分电导随电压变化的电导振荡峰和在器件的  $I_{ds} - V_{ds}$  特性上观测到零电压附近有明显的库仑阻塞区,以及随着  $V_{ds}$  电压的增大库仑阻塞被解除而表现出清楚的库仑台阶;在 5.3K 的低温和  $V_{gs} = 2.0V$  时,库仑阻塞区的范围约为 109mV,电导随电压变化的平均振荡周期约为 33mV,由以上这些周期性的振荡特性,可以估算出器件漏区隧道结的

电容  $C_d$  约为  $1.47aF$  ( $1aF = 10^{-18}F$ );在 77K 温度下的也观测到明显的  $I_{ds} - V_{gs}$  振荡特性<sup>[7]</sup>,即在固定的  $V_{ds}$  电压下,源漏电流 ( $I_{ds}$ ) 随栅极电压 ( $V_{gs}$ ) 变化的一系列周期变化的振荡峰,器件的总电容约为 9.16aF。

随着半导体工艺技术的发展,如能进一步提高电子束光刻和反应离子刻蚀精度,制造直径十几甚至几纳米的量子点,减小量子点的电容至 1aF,使得量子点电荷的库仑充电能大于室温下的热振动能,有可能提高器件的工作温度至室温,在将来的单电子学和制造更小、更快的量子计算机方面有很大实用价值。

### 参考文献:

- [1] Grabert, H Devort, M H. Single Charge Tunneling [M]. New York: Plenum, 1992. 311 - 332.
- [2] Yano K, et al. Room-temperature single-electron memory [J]. IEEE Trans. Electron Devices, 1994, 41 (9) : 1628 - 1637.
- [3] Takashi Y, et al. Size dependence of the characteristics of Si single-electron transistors on SIMOX substrates [J]. IEEE, Trans. Electron Devices, 1996, 43 (8) : 1213 - 1217.
- [4] Leobandung E, et al. Observation of quantum effects and Coulomb blockade in silicon quantum-dot transistors at temperatures over 100K [J]. Appl. Phys. Lett 1995, 67: 938 - 940.
- [5] Augke R, et al. Doped silicon single electron transistors with single island characteristics [J]. Appl. Phys. Lett, 2000, 76 (15) : 2065 - 2067.
- [6] Zheng L, et al. Silicon single-electron quantum-dot transistor switch operating room temperature [J]. Appl. Phys. Lett. 1998, 72: 1205-1207.
- [7] Lu G, et al. Fabrication and characteristics of a Si-based single electron transistor [J]. 半导体学报, 2002, 23 (3) : 246 - 249.

### 作者简介:



卢刚男, 1967 年 5 月出生于陕西, 西安理工大学在职博士研究生, 目前主要从事半导体材料, 功率半导体器件和低维结构半导体器件的研究工作。